



自作トランジスタの試み

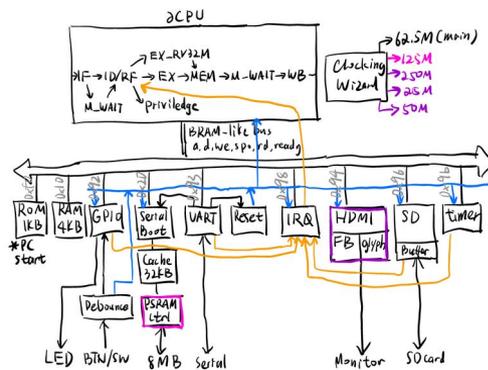
regymm
Maker Faire Kyoto

自己紹介

-
-



高級開発ボード
6層 ZYNQ・4層 SDR・2層 BGA



RISC-V 32-bit FPGA CPU/SoC
Linux / No-MMU Linux

```

YMEdit - a.txt
1 |asdf|
2 |
3 |
4 |
5 |
6 |
7 |
8 |
9 |
10 |

```

テキストエディター
C言語・VT100

```

Function Attrs: noinline nounwind optnone uwtable
define dso_local void @nope(i32, i32, i32*, i32*, i32) #0 {
    %6 = alloca i32, align 4
    %7 = alloca i32, align 4
    %8 = alloca i32*, align 8
    %9 = alloca i32*, align 8
    %10 = alloca i32, align 4
    store i32 %0, i32* %6, align 4
    store i32 %1, i32* %7, align 4
    store i32* %2, i32** %8, align 8
}

```

Flex/Bison/LLVM でできた簡易コンパイラ
コースプロジェクト



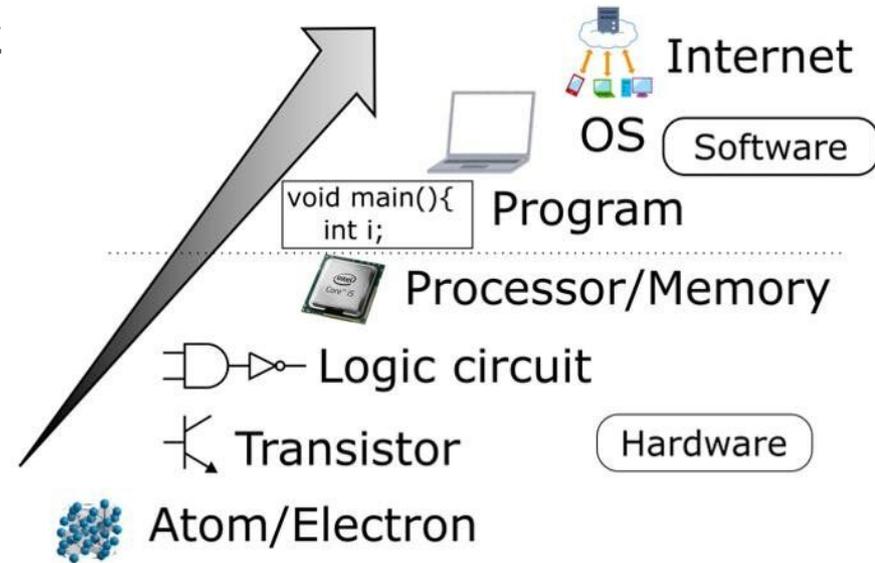
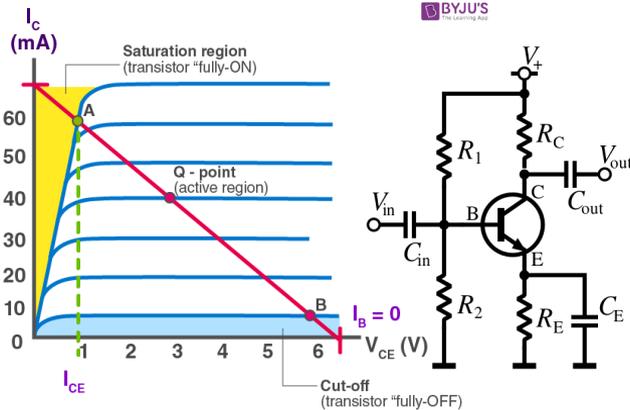
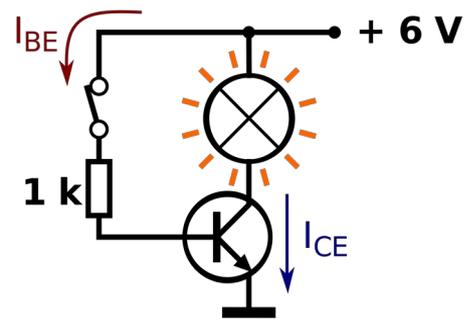
Microkernel OSDEV
行き詰まった

概要

- 「トランジスタ」について
- 個人にとって可能な作り方
- シリコンウエハーからの冒険
 - 結果は、もちろん、失敗した

「トランジスタ」について

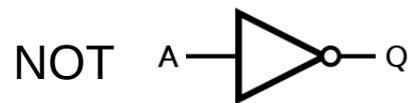
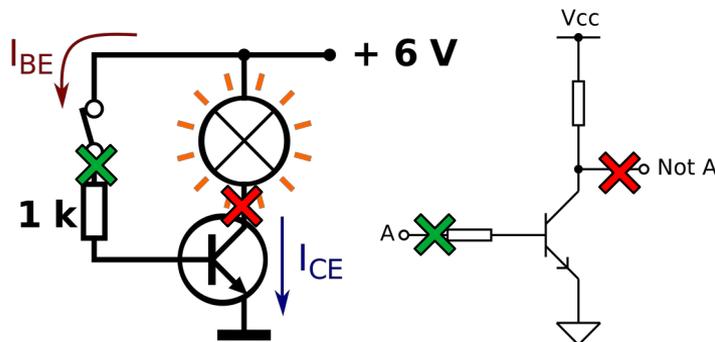
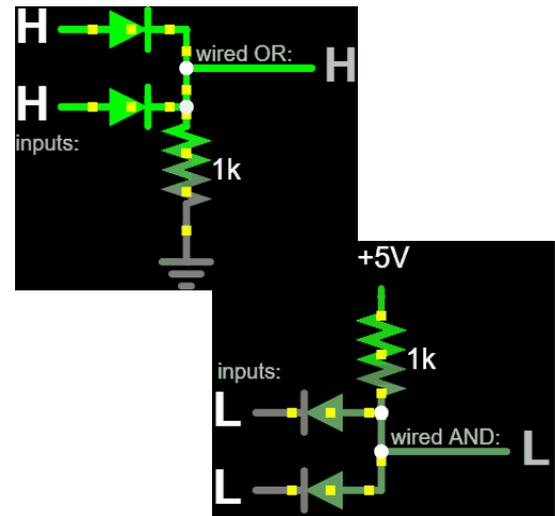
- トランジスタのスイッチ動作だけ
- 実際に、論理回路（ロジックゲート）
 - 最も低レイヤーから、コンピュータのもと



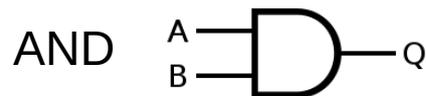
目標はプロセッサ 4 / 21

「トランジスタ」について

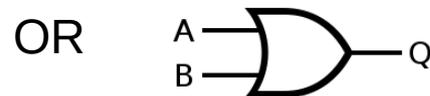
- 完備性 (Functional completeness)
 - M 入力 N 出力のすべての組み合わせ回路を表現できる
- {AND, OR} は完備ではない
 - ダイオードだけで NOT を作れない



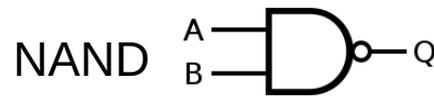
Input	Output
A	Q
0	1
1	0



Input	Output	
A	B	Q
0	0	0
0	1	0
1	0	0
1	1	1



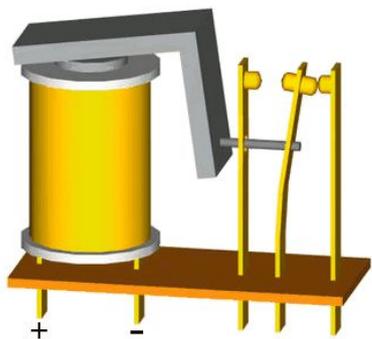
Input	Output	
A	B	Q
0	0	0
0	1	1
1	0	1
1	1	1



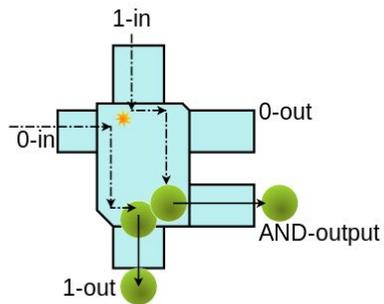
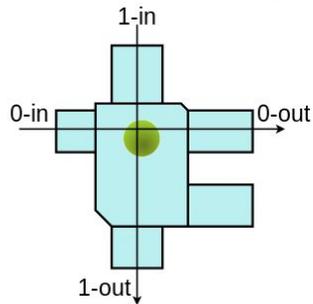
Input	Output	
A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0

個人にとって可能な作り方

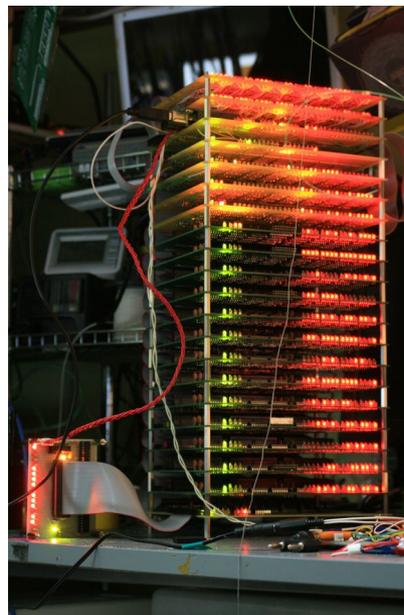
- 実は、「電気でコントロールされたスイッチ」を作りたい
- リレーコンピュータ
 - Callout : 自作 CPU を語る会



リレー：電磁石スイッチ



ビリヤードボール ケート

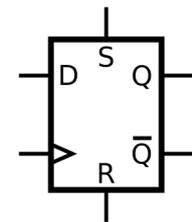


MFT2022 ちえりー技術さんの NAND CPU

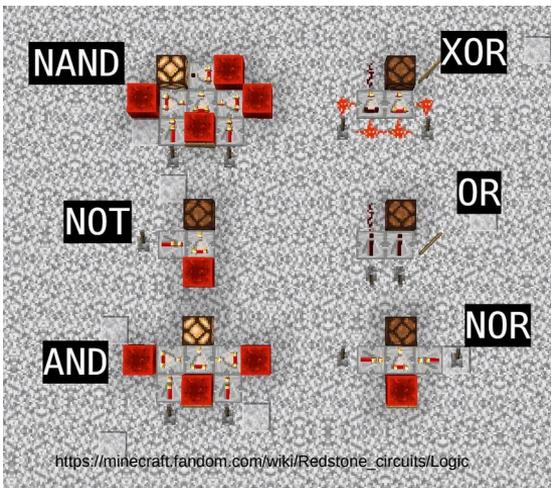


MFT2022 Next-MIRON さんの
リレーコンピュータ

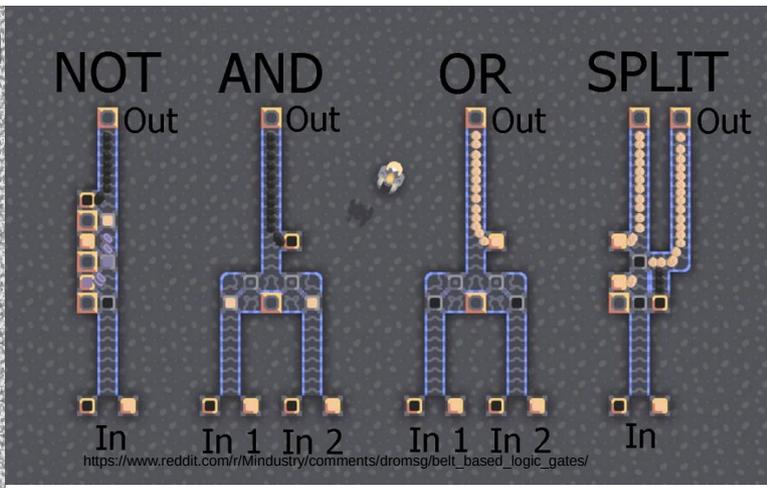
個人にとって可能な作り方



- 模擬ゲーム (Minecraft、Mindustry)



Redstone ロジック (fandom)

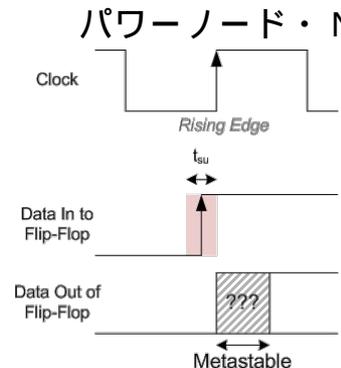


コンベア・材料 (reddit)



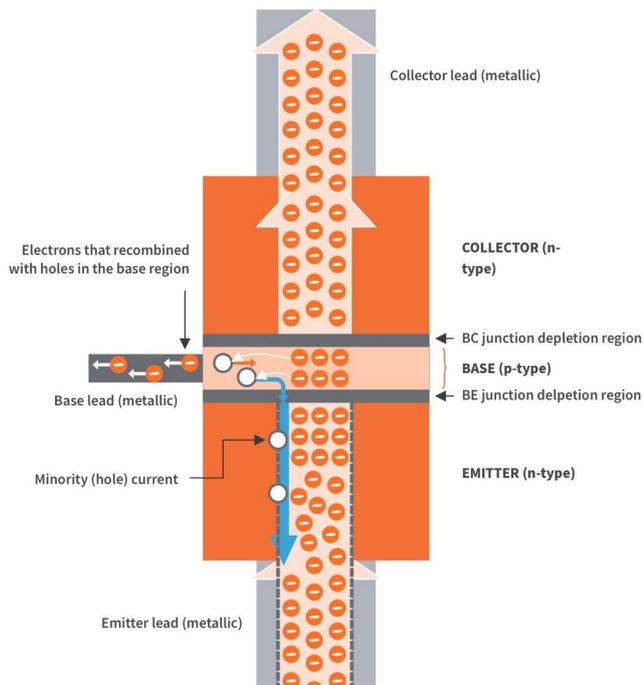
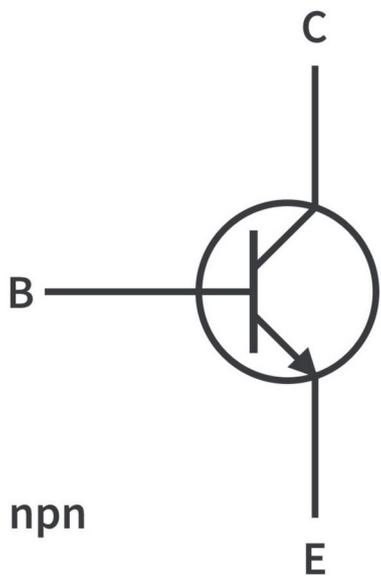
パワーノード・NANDからのFLIP FLOP

- 速度が遅いため、細かい観察ができます
 - メタスタビリティ、ジッター、スキュー
 - ハイ ファンアウト

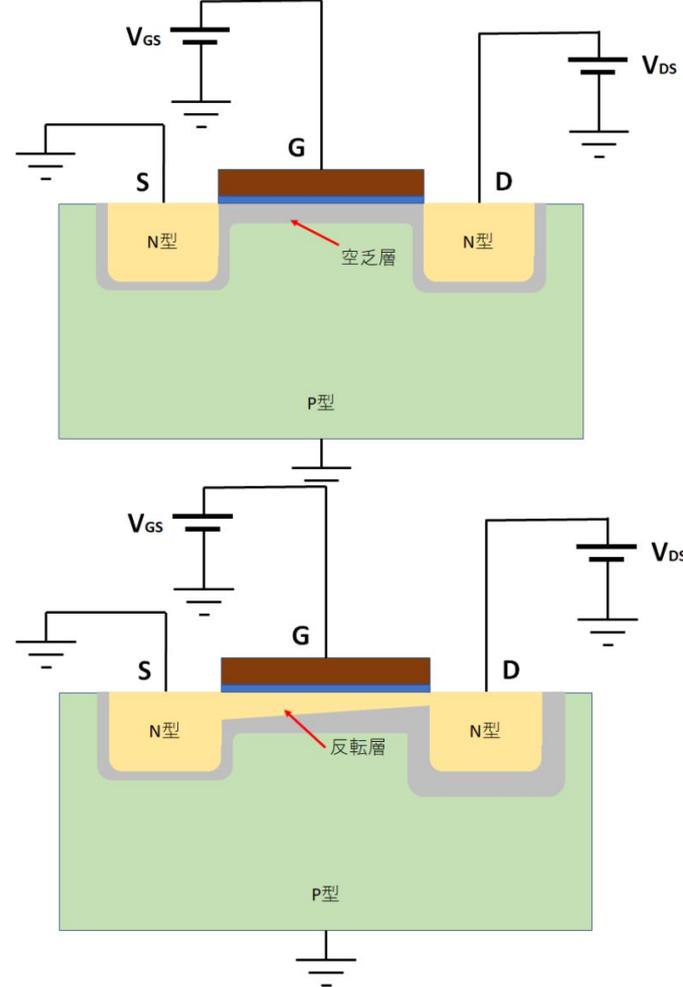
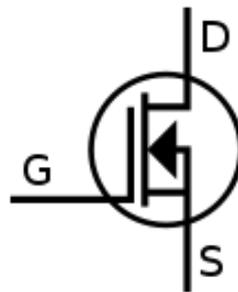


シリコンウエハーからの冒険

- 問題は速度とサイズ
 - リレー: On 5ms, Off 15ms FET : 30ns
- 三極管 (BJT) より、MOSFET が“簡単”



<https://www.circuitbread.com/study-guides/basic-electronics/bipolar-junction-transistor-bjt-basics>

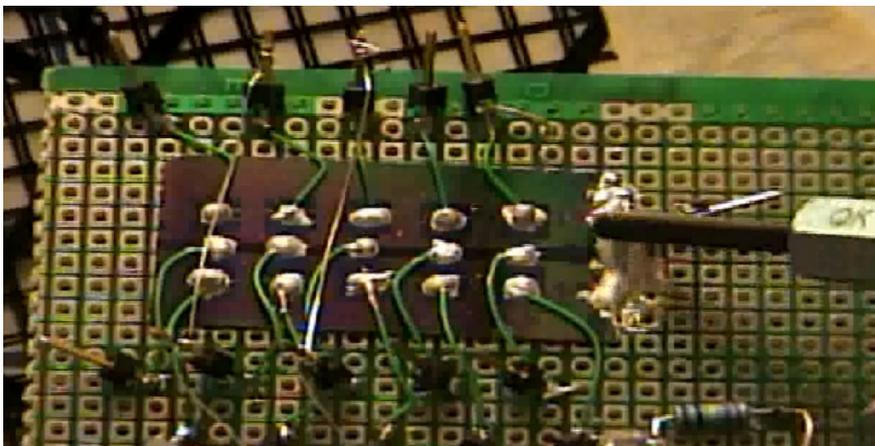


良電算術研究所
<https://ushitora.net/archives/536>

シリコンウエハーからの冒険

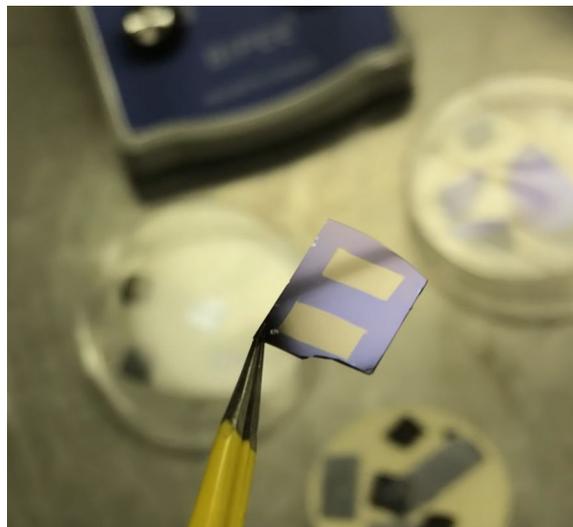
- 前人の結果

Jeri Ellsworth

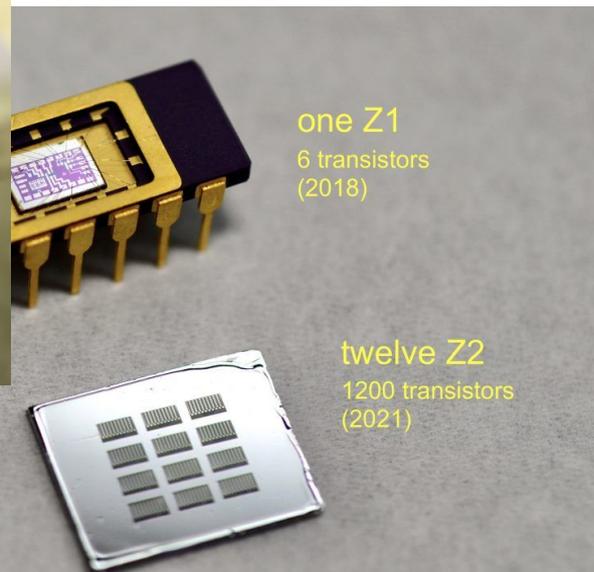


https://www.youtube.com/watch?v=w_znRopGtbE

Sam Zeloof



<https://www.youtube.com/watch?v=s1MCi7FlivY>



one Z1
6 transistors
(2018)

twelve Z2
1200 transistors
(2021)

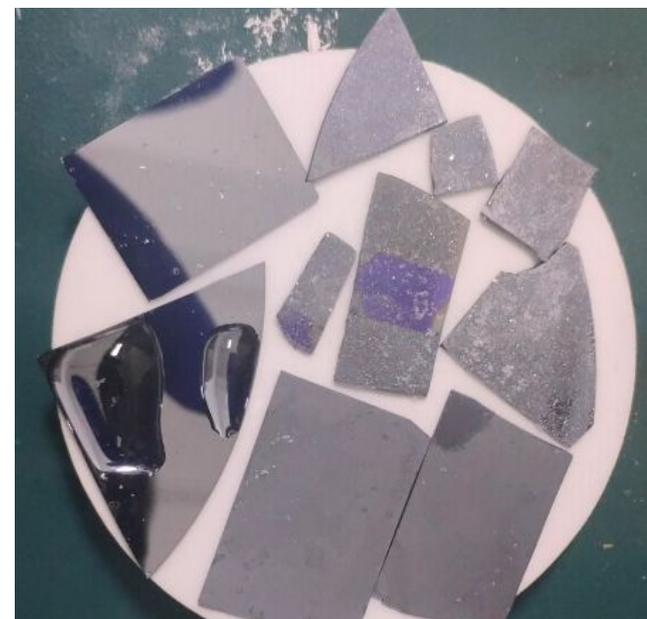
<http://sam.zeloof.xyz/>

シリコンウエハーからの冒険

- #1 Zeloof さんのユーチューブ動画を参照
 - N 型ウエハーにホウ酸
 - ピラニア溶液で表面処理
 - 酸化膜ありのウエハー、ドーピング必要なエリアはフッ酸でエッチング
- 飽和ホウ酸水をつけて、1000 度・30 分加熱



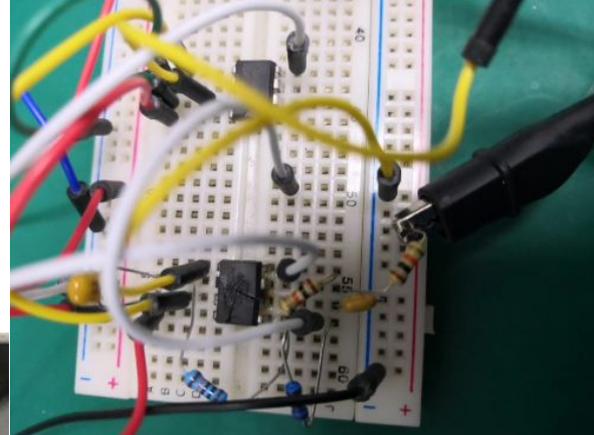
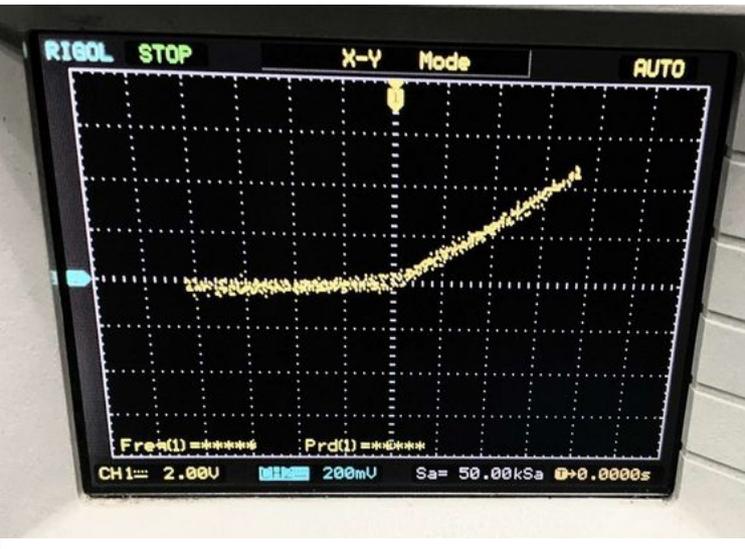
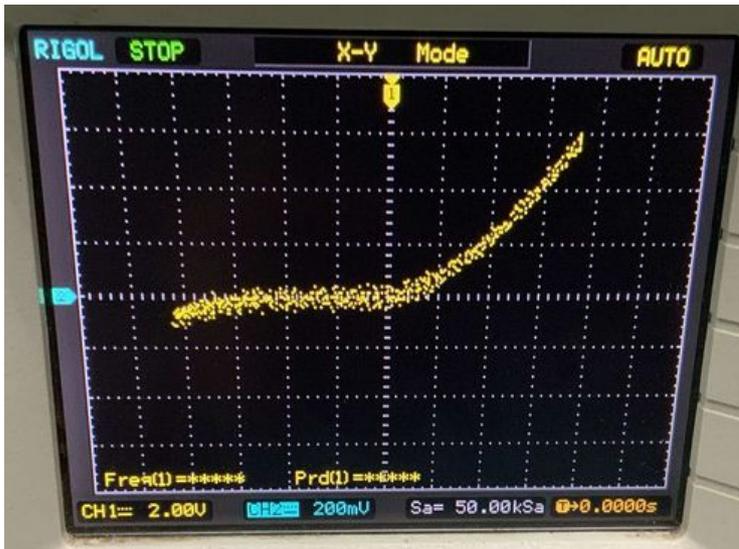
アメリカの市販物、2% HF 入ってます



ホウ酸つけ：液体も固体も

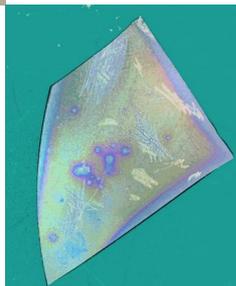
シリコンウエハーからの冒険

- ダイオード (pn 接合) だけでできた

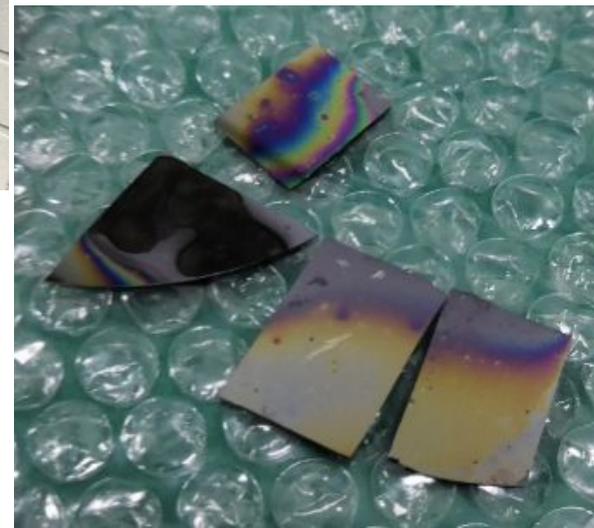


簡単なオプアンプ カーブトレーサー
10kR 抵抗

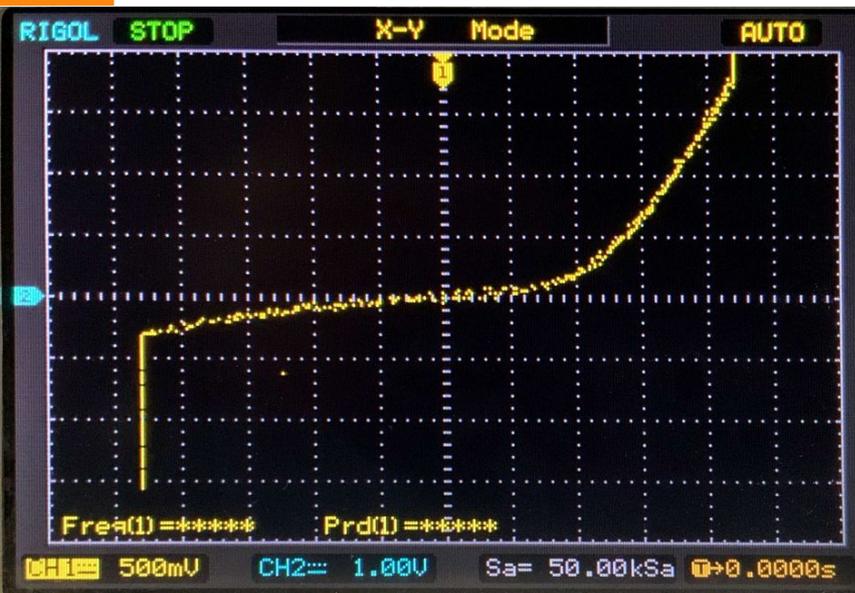
表面は、ほぼガラス付いた



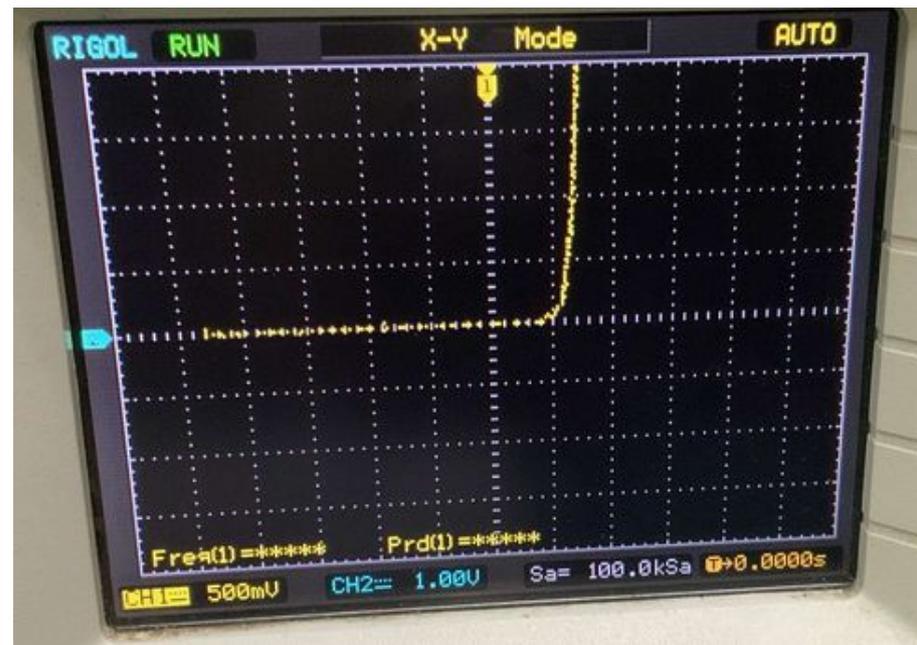
これは裏面です
色は生成した酸化層



シリコンウエハーからの冒険



VS



一番いい結果は ...

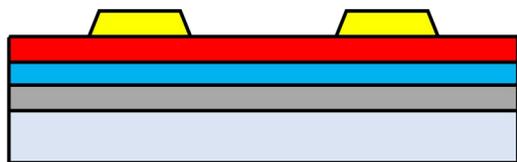


市販ダイオード！

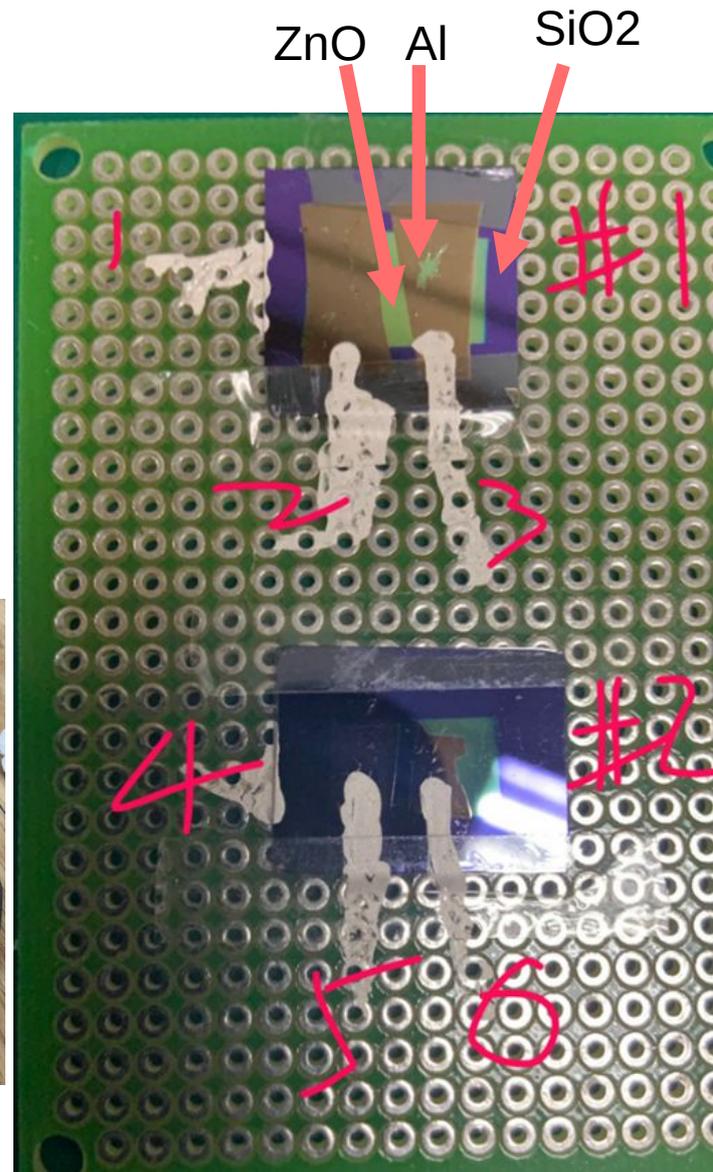
シリコンウエハーからの冒険

- #2 酸化亜鉛 (ZnO) 透明トランジスタ (TFT) ?
- 300nm 酸化層ありのウエハー
 - 200 度磁気スパッタリングで ZnO
 - 上にアルミを蒸着、 Source/Drain になる
 - 下の Si は Gate

Top Contact, Bottom Gate



Substrate Dielectric Semiconductor Gate Metal Source / Drain Metals

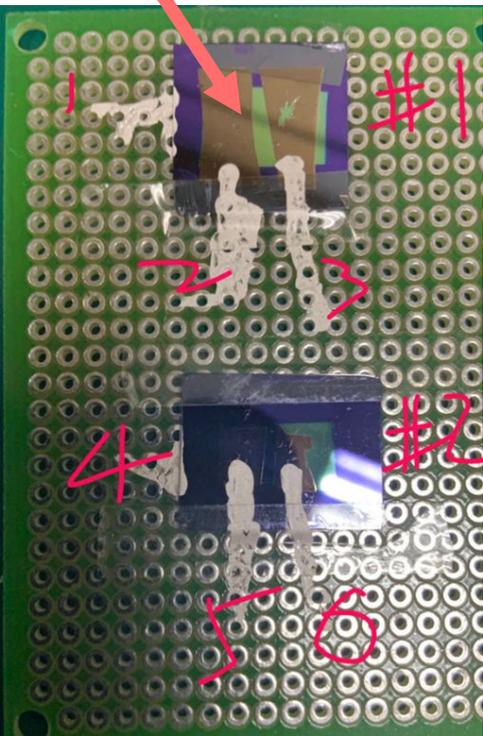


シリコンウエハーからの冒険

- 絶縁層は不絶縁、Al と下の Si は PN 接合になる

— TFT 失敗

ショット



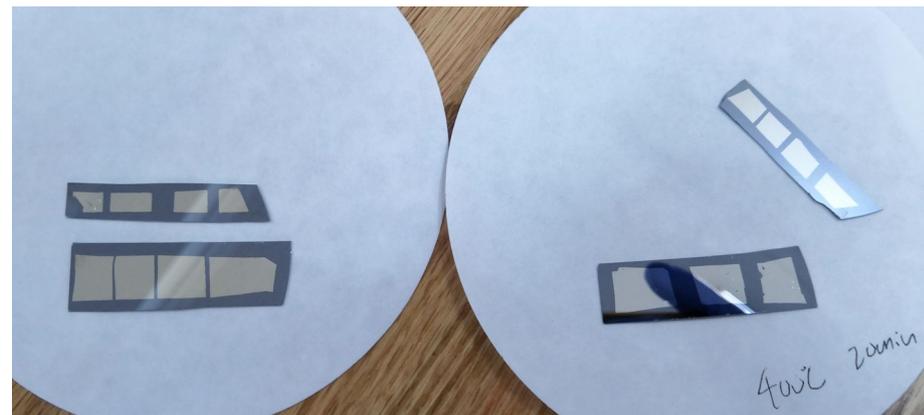
4, 6
(4, 5 と同じ)

5, 6

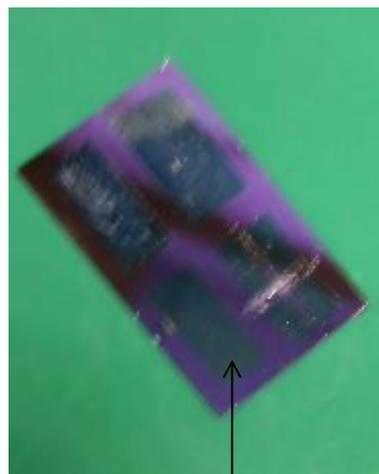


シリコンウエハーからの冒険

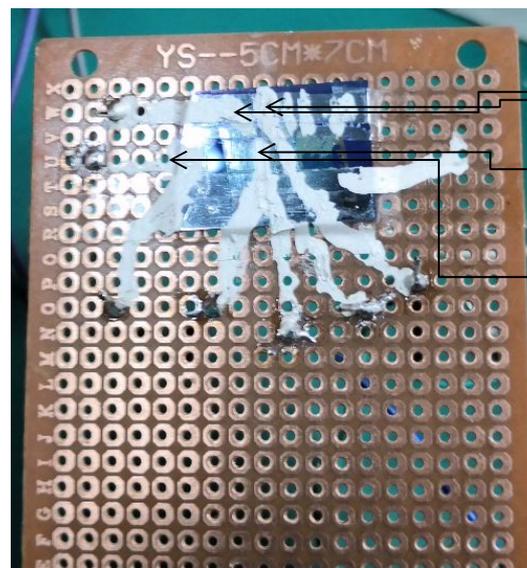
- #3 とにかくやってみます！



懐中電灯で 0.5uA



なぜアルミがこの色？



Drain/Source

Gate

Base

シリコンウエハーからの冒険

- 失敗する点
 - ホウ酸はリン酸より面倒くさい
 - でも、純リン酸も専用ドーパントじゃない
 - オーブンが違う
 - 亜鉛に関する知識はない
 - 時間の目安が大幅な違った

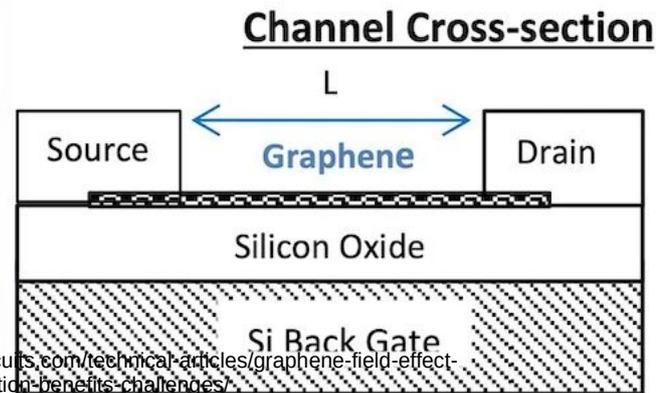
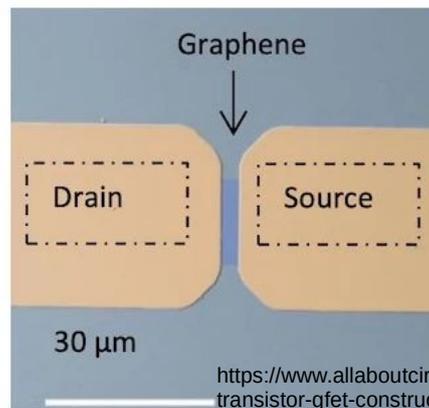


Zeloof 氏のツイッター：数百時間が必要

シリコンウエハーからの冒険

- 改善点

- KOH によるエッチングは可能ですが、 SiO_2 ケートに悪い影響？
- レーザードーピング？ <https://hackaday.com/2021/12/28/laser-doping-his-way-to-homemade-silicon-chips/>
- ZnO 手法が Si より安全 (塩酸まで)
 - 液体誘電体？ <https://makezine.com/article/technology/homebrew-transistor-experiments/>
 - 磁気スパッタリング基本的自宅難しい (真空システム / 高電圧必要)
- グラフェン FET (GFET) ー想像より簡単？



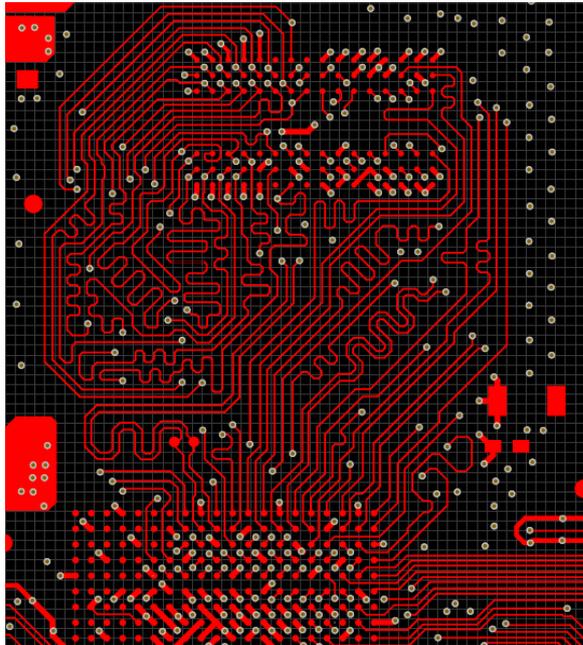
Thanks!

- Maker Faire 事務局
 -
 -
 -
 -
 -
 -
 - チーム: J. Wu, W. Shao, Y. Liang
- Slides made using LibreOffice

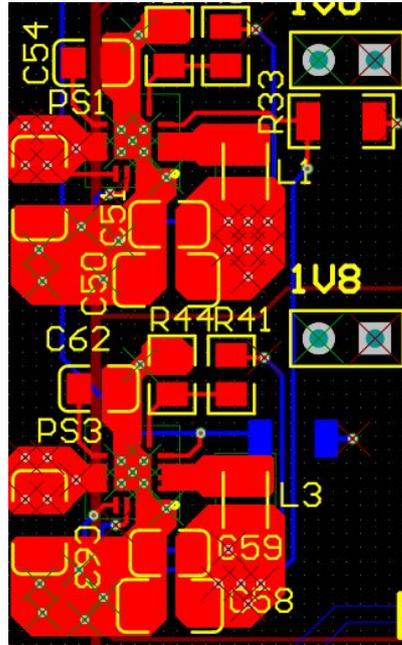


Design Rules & High Speed

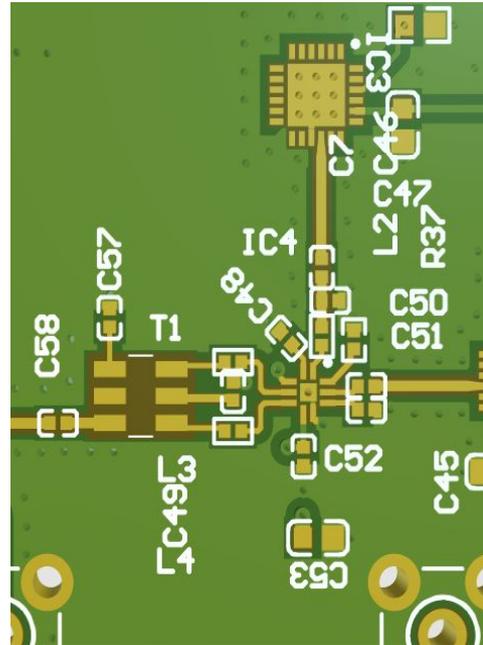
- In simple designs it doesn't matter



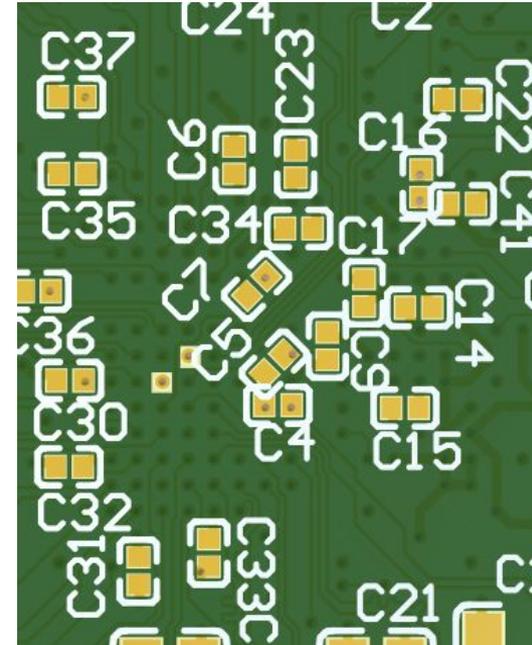
This DDR3 routing certainly requires some skills



Take care of power or bad things happen



Untented traces & tons of vias are common in RF



Caps under BGA: should you obey the rule?

大量なトランジスタの制御

- 他人（ TSMC/Intel など ）が作ったトランジスタを使いましょう
- ASIC の力・ソフトウェアの開発流れ—— FPGA
 - 製造後に購入者や設計者が構成を設定できる集積回路